



650V 35mΩ GaN FET

产品介绍

GSR065D046 650V、35 mΩ 氮化镓 (GaN) FET 开关型器件。它通过结合最先进的高压 GaNHEMT 与低压硅 MOSFET 来提供卓越的可靠性。通过降低栅极电荷、输出电容、交叉损耗和反向恢复电荷来提高器件效率。

订购信息

Part Number	Package	Package Configuration
GSR065D046	3 lead TO-247	Source

产品特征

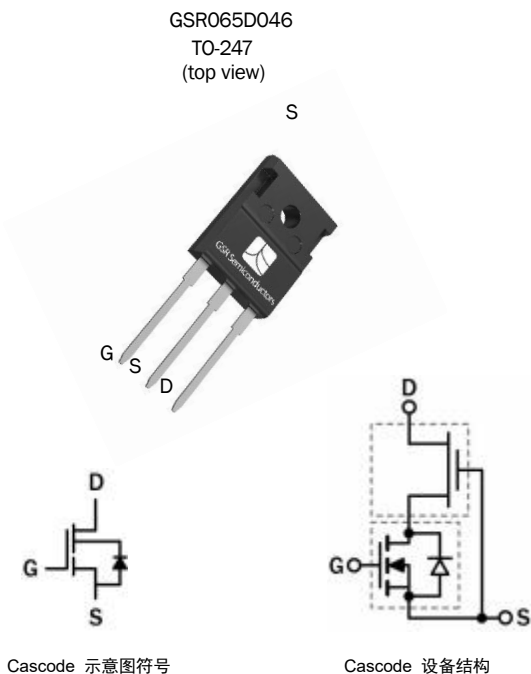
- 通过 JEDEC 认证的氮化镓技术
- 动态导通电阻生产测试
- 稳健的设计，定义为
 - 宽栅安全裕度
 - 瞬态过压能力
- 具有增强的浪涌电流能力
- 极低的 Q_{RR}
- 交叉损耗减小

产品优点

- 启用图腾柱无桥 PFC 设计
 - 提高功率密度
 - 减小系统尺寸和重量
 - 整体系统成本更低
- 提高硬开关和软开关电路的效率
- 使用常用的栅极驱动器易于驱动
- GSD 引脚布局改进

应用

- 数据通信
- 广泛的工业应用
- 光伏逆变器
- 伺服电机应用



主要规格	
V_{DSS} (V)	650
$V_{(TR)DSS}$ (V)	800
$R_{DS(on)eff}$ (mΩ) max*	41
Q_{RR} (nC) typ	150
Q_G (nC) typ	22

* 动态导通电阻；；参见图 19 和 20



绝对最大额定值 (Tc=25°C 除非另有说明)

Symbol	Parameter		Limit Value	Unit
V _{DSS}	Drain to source voltage (T _J = -55°C to 150°C)		650	V
V _{(TR)DSS}	Transient drain to source voltage ^a		800	
V _{GSS}	Gate to source voltage		±20	
P _D	Maximum power dissipation @T _c =25°C		156	W
I _D	Continuous drain current @T _C =25°C ^b		46.5	A
	Continuous drain current @T _C =100°C ^b		29.5	A
I _{DM}	Pulsed drain current (pulse width: 10μs)		240	A
T _C	Operating temperature	Case	-55 to +150	°C
T _J		Junction	-55 to +150	°C
T _S	Storage temperature		-55 to +150	°C
T _{SOLD}	Soldering peak temperature ^e		260	°C

Notes:

a. 在关断状态下, 尖峰占空比 D<0.01, 尖峰持续时间<30μs, 无重复

b. 为了提高高电流操作下的稳定性, 请参见第 3 页上的电路实现

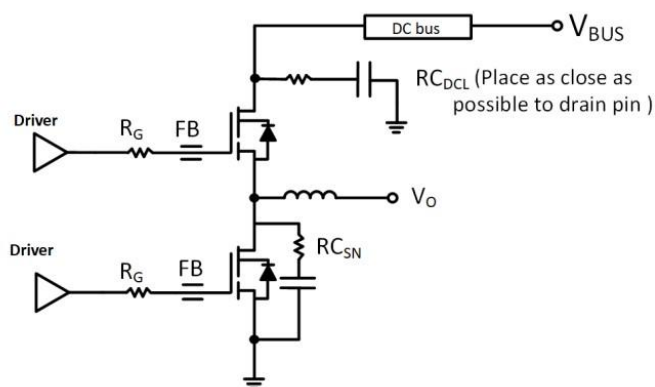
c. 10 秒, 距离外壳 1.6mm

热阻

Symbol	Parameter	Typical	Unit
R _{θJC}	Junction-to-case	0.8	°C/W
R _{θJA}	Junction-to-ambient	40	°C/W



电路实现



栅回路:

- 栅极驱动器: SiLab Si823x/Si827x
- 保持栅极环路紧凑
- 最小化与电源回路的耦合

电源回路:

- 最小化电源回路路径电感
- 将开关节点与高低功率平面的耦合降至最低
- 添加 DC 总线缓冲器以降低电压振铃
- 添加开关节点缓冲器以实现大电流操作

简化的半桥原理图

推荐的栅极驱动: (0V, 12V) , $R_G=30\Omega$

Gate Ferrite Bead (FB1)	Required DC Link RC Snubber ($R_{C_{DCL}}$) ^a	Recommended Switching Node RC Snubber ($R_{C_{SN}}$) ^b
200 — 270 Ω at 100MHz	[4.7nF + 5 Ω] x 2	Not necessary ^b

Notes:

a. $R_{C_{DCL}}$ 应尽可能靠近漏极引脚。

b. 只有当 R_G 小于推荐值时才需要 $R_{C_{SN}}$ 。



绝对最大额定值 (Tc=25°C 除非另有说明)

Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
Forward Device Characteristics						
$V_{(BL)DSS}$	Drain-source voltage	650	—	—	V	$V_{GS}=0V$
$V_{GS(th)}$	Gate threshold voltage	3.3	4	4.8	V	$V_{DS}=V_{GS}, I_D=1mA$
$\Delta V_{GS(th)}/T_J$	Gate threshold voltage temperature co-Efficient	—	-6.5	—	mV/°C	
$R_{DS(on)eff}$	Drain-source on-resistance ^a	—	35	41	mΩ	$V_{GS}=10V, I_D=30A$
		—	72	—		$V_{GS}=10V, I_D=30A, T_J=150^\circ C$
I_{DSS}	Drain-to-source leakage current	—	3	30	μA	$V_{DS}=650V, V_{GS}=0V$
		—	20	—		$V_{DS}=650V, V_{GS}=0V, T_J=150^\circ C$
I_{GSS}	Gate-to-source forward leakage current	—	—	400	nA	$V_{GS}=20V$
	Gate-to-source reverse leakage current	—	—	-400		$V_{GS}=-20V$
C_{iss}	Input capacitance	—	1500	—	pF	$V_{GS}=0V, V_{DS}=400V, f=1MHz$
C_{oss}	Output capacitance	—	147	—		
C_{rss}	Reverse transfer capacitance	—	5	—		
$C_{O(er)}$	Output capacitance, energy related ^b	—	220	—	pF	$V_{GS}=0V, V_{DS}=0V \text{ to } 400V$
$C_{O(tr)}$	Output capacitance, time related ^c	—	380	—		
Q_G	Total gate charge	—	22	—	nC	$V_{DS}=400V, V_{GS}=0V \text{ to } 10V, I_D=32A$
Q_{GS}	Gate-source charge	—	8.4	—		
Q_{GD}	Gate-drain charge	—	6.6	—		
Q_{OSS}	Output charge	—	150	—	nC	$V_{GS}=0V, V_{DS}=0V \text{ to } 400V$
$t_{D(on)}$	Turn-on delay	—	60	—	ns	$V_{DS}=400V, V_{GS}=0V \text{ to } 12V, R_G=30\Omega, I_D=32A, Z_{FB}=180\Omega \text{ at } 100MHz \text{ (See Figure 14)}$
t_R	Rise time	—	10	—		
$t_{D(off)}$	Turn-off delay	—	94	—		
t_F	Fall time	—	10	—		

Notes:

a.动态导通电阻有关测试电路和条件, 请参见图 19 和图 20

b.当 V_{DS} 从 0V 上升到 400V 时, 提供相同存储能量的等效电容

c.当 V_{DS} 从 0V 上升到 400V 时, 提供相同充电时间的等效电容



电气参数 (T_J=25°C 除非另有说明)

Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
Reverse Device Characteristics						
I _S	Reverse current	—	—	29.5	A	V _{GS} =0V, T _C =100°C ≤25% duty cycle
V _{SD}	Reverse voltage ^a	—	1.8	—	V	V _{GS} =0V, I _S =32A
		—	1.3	—		V _{GS} =0V, I _S =16A
t _{RR}	Reverse recovery time	—	59	—	ns	I _S =32A, V _{DD} =400V, di/dt=1000A/μs
Q _{RR}	Reverse recovery charge	—	150	—	nC	
(di/dt) _{RM}	Reverse diode di/dt ^b	—	—	3200	A/μs	Circuit implementation and parameters on page 3

Notes:

a. 包括动态 R_{DS(on)} 效果

b. 反向传导 di/dt 不会超过推荐 R_G 的最大值



典型特性 ($T_c=25^{\circ}\text{C}$ 除非另有说明)

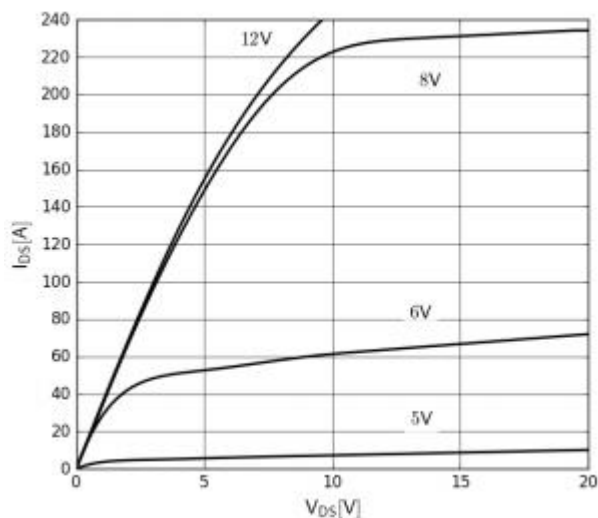


图 1. 典型输出特征 $T_j=25^{\circ}\text{C}$
Parameter: V_{GS}

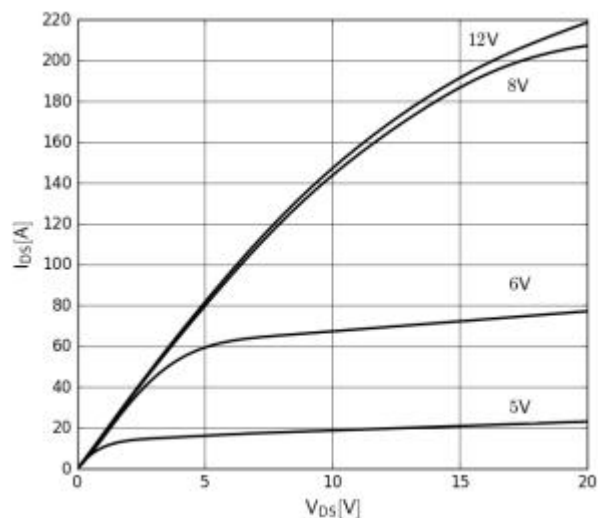


图 2. 典型输出特征 $T_j=150^{\circ}\text{C}$
Parameter: V_{GS}

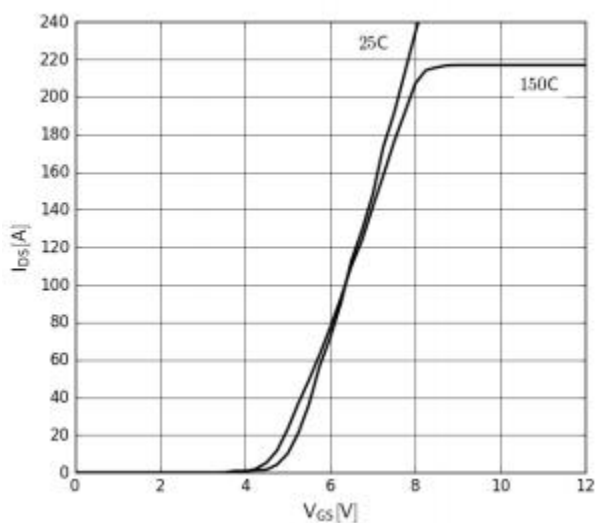


图 3. 典型的转移特性
 $V_{DS}=20\text{V}$, parameter: T_j

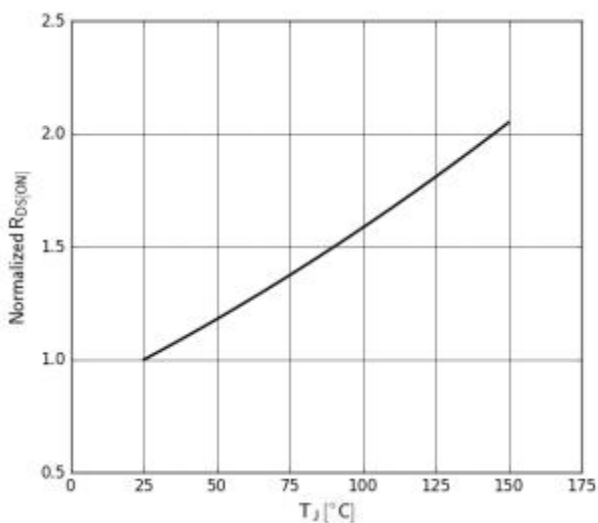


图 4. 归一化导通电阻
 $I_D=30\text{A}$, $V_{GS}=8\text{V}$



典型特性(TC=25°C 除非另有说明)

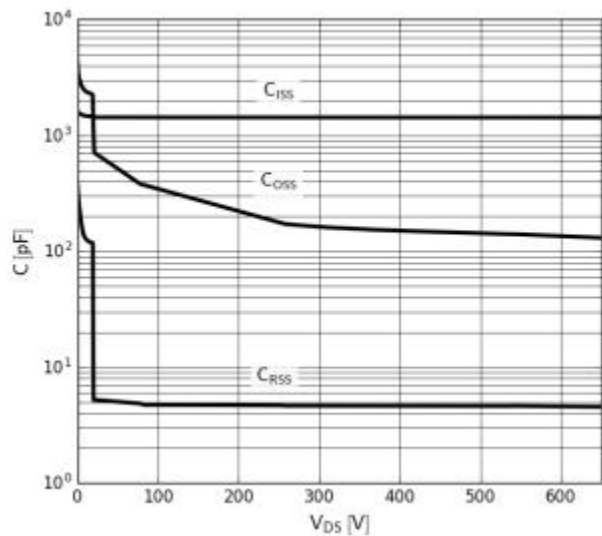


图 5. 典型电容
V_{GS}=0V, f=1MHz

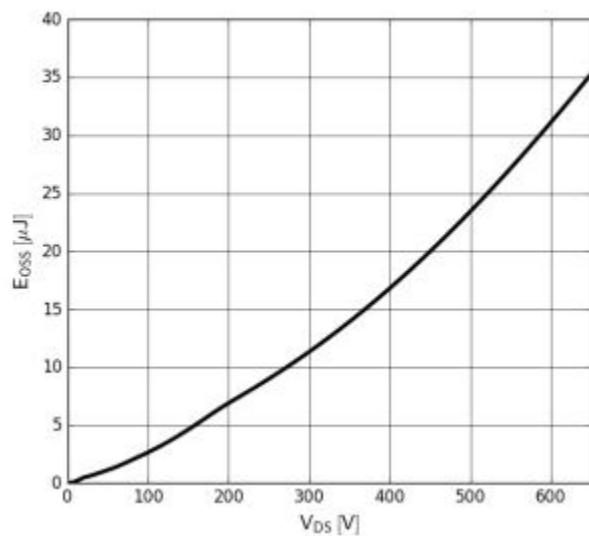


图 6. 典型的 Coss 储能

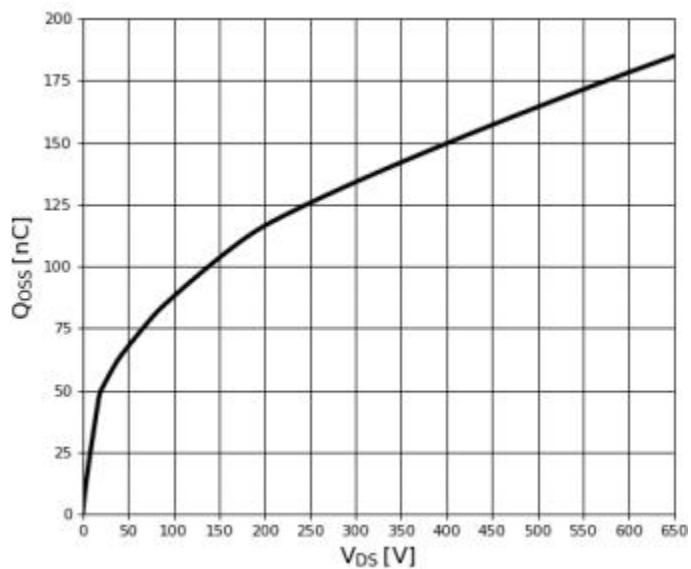


图 7. 典型 Qoss

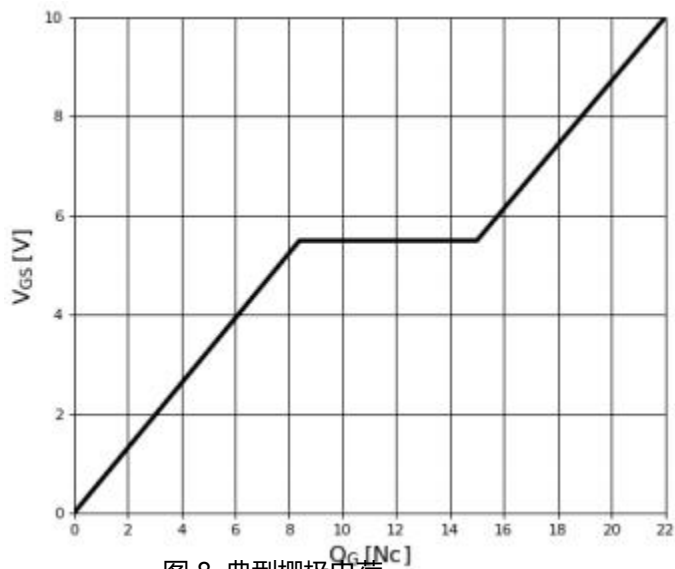


图 8. 典型栅极电荷
I_{DS}=32A, V_{DS}=400V



典型特性 (TC=25°C 除非另有说明)

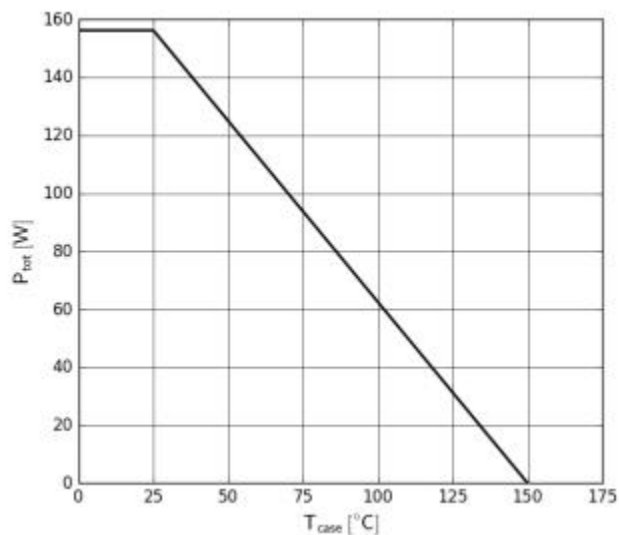


图 9. 功耗

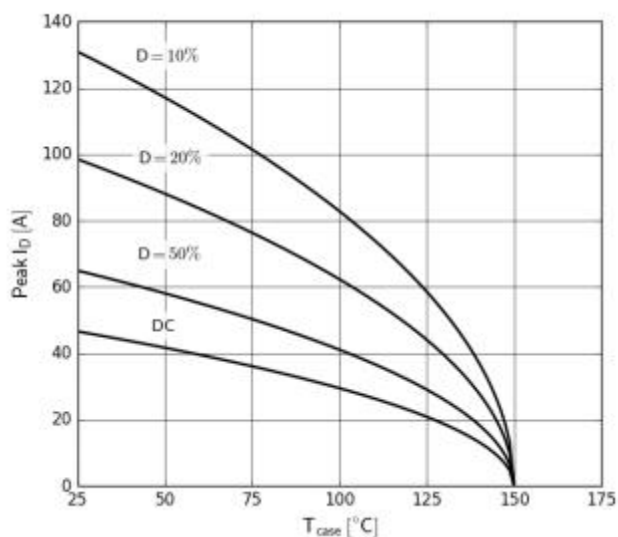


图 10. 电流降额
Pulse width $\leq 10\mu s$, $V_{GS} \geq 10V$

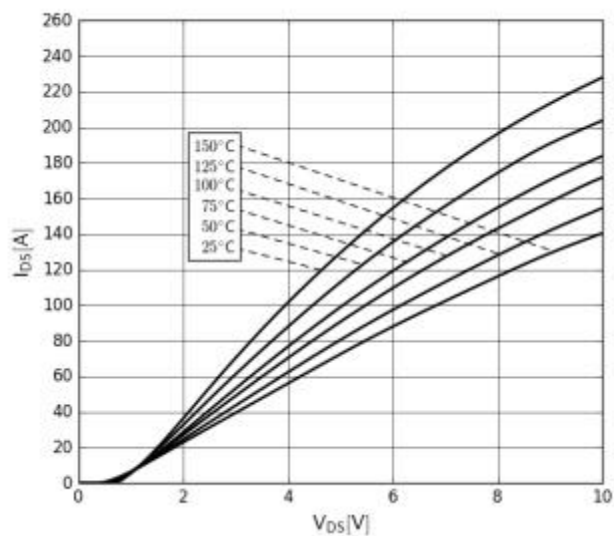


图 11. 二极管的正向特性
 $I_S=f(V_{SD})$, parameter: T_J

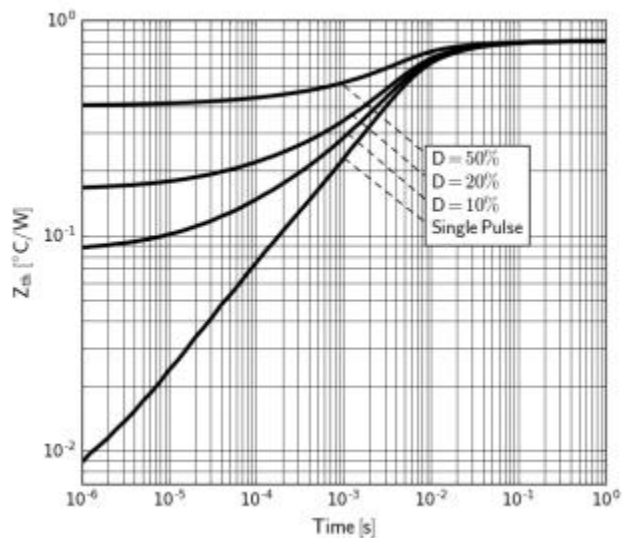


图 12. 瞬态热阻



典型特性 (TC=25°C 除非另有说明)

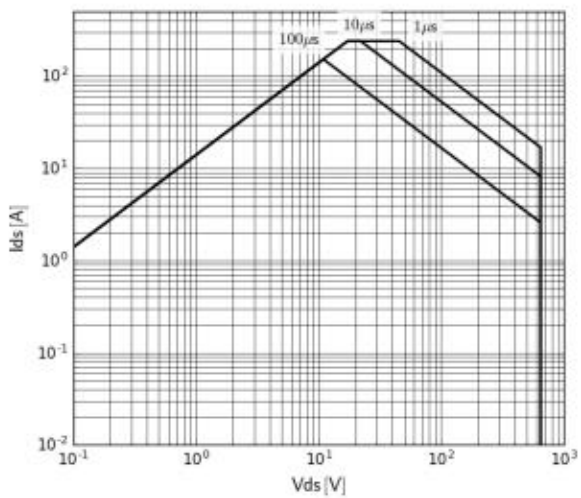


图 13. 安全工作区 TC=25°C
Rg=30 Ω, VDS=400V

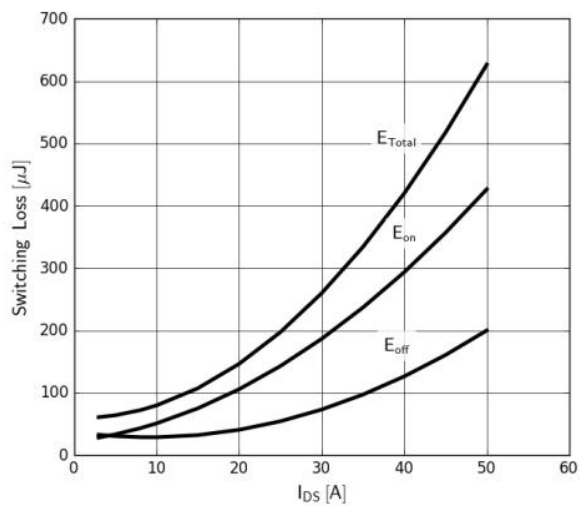


图 14. 电感开关损耗 TC=25°C



测试电路与波形

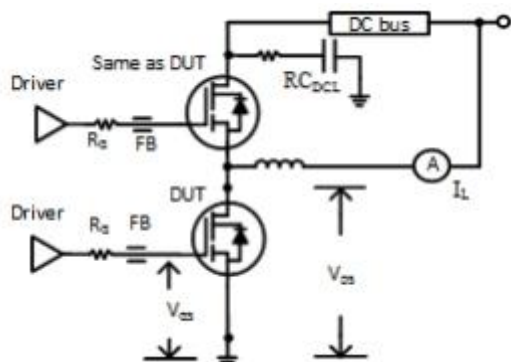


图 15. 开关时间测试电路

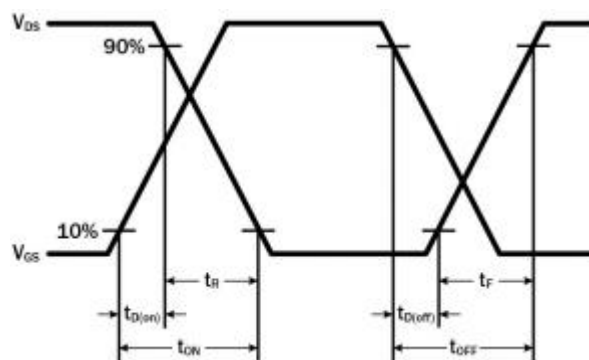


图 16. 开关时间波形

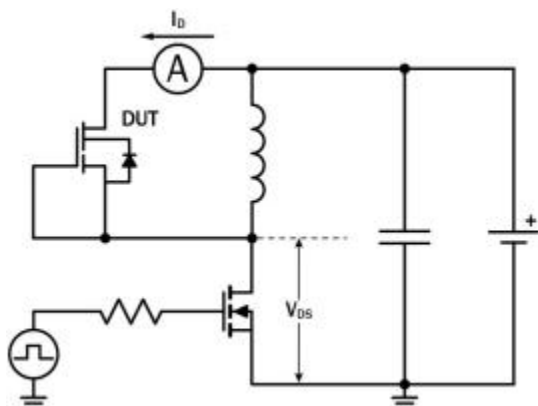


图 17. 二极管特性测试电路

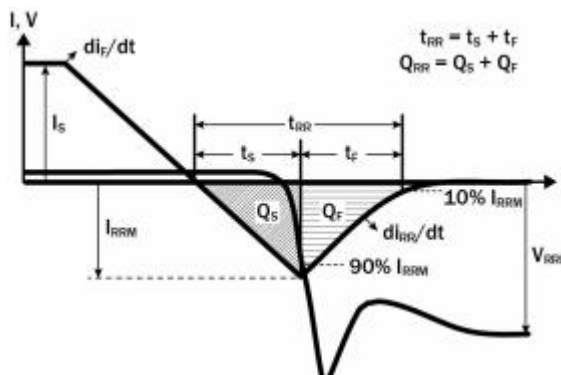


图 18. 二极管恢复波形

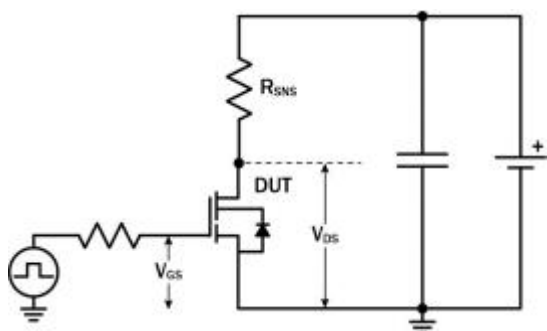


图 19. 动态 R_DS(on)eff 测试电路

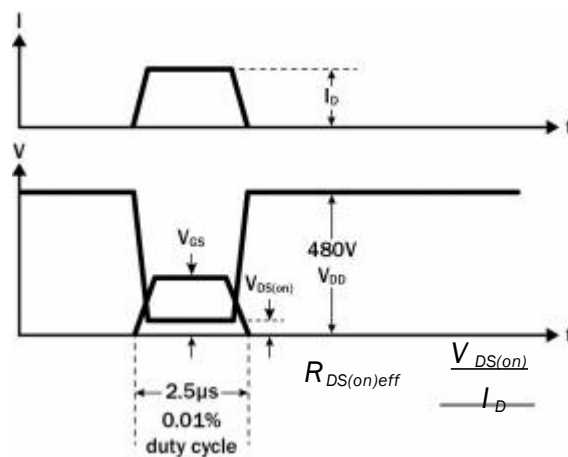


图 20. 动态 R_DS(on)eff 波形



设计注意事项

GaN 器件的快速开关降低了电流-电压交越损耗，可实现高频高效率操作。充分利用 GaN 快速开关特性需要遵守特定的 PCB 布局指南。

下表提供了在评估过程中应遵循的一些实际规则。

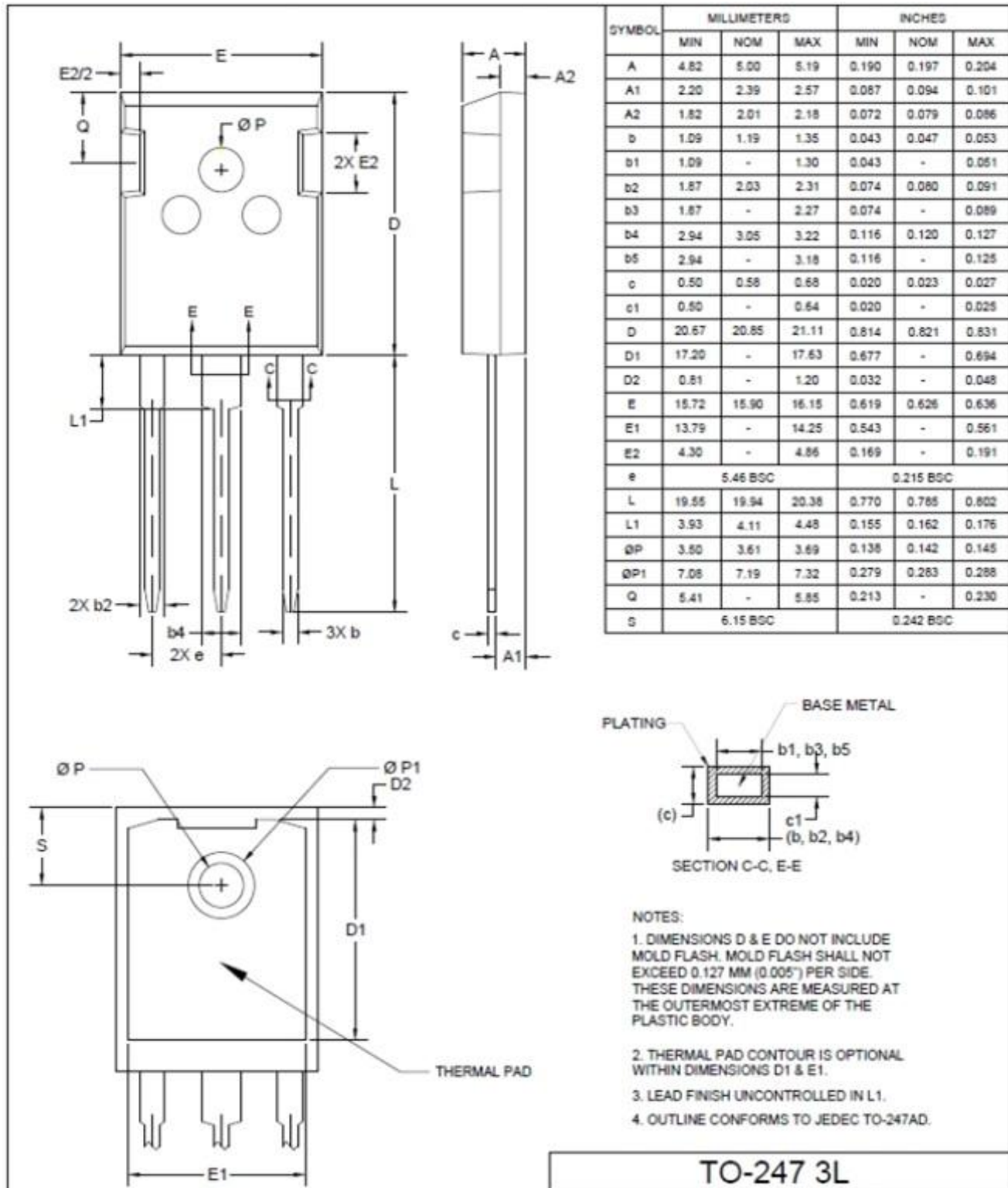
评估GaN器件时:

DO	DO NOT
通过在驱动和电源环路中保持走线短，最大限度地降低电路电感	扭动 TO-220 或 TO-247 的引脚以适应 GDS 电路板布局
安装到 PCB 时，将 TO-220 和 TO-247 封装的引线长度降至最低	在驱动电路中使用长走线，器件的引线长度过长
使用最短检测环路进行探测;将探头及其接地连接直接连接到测试点	使用差模探头或带长线的探头接地夹



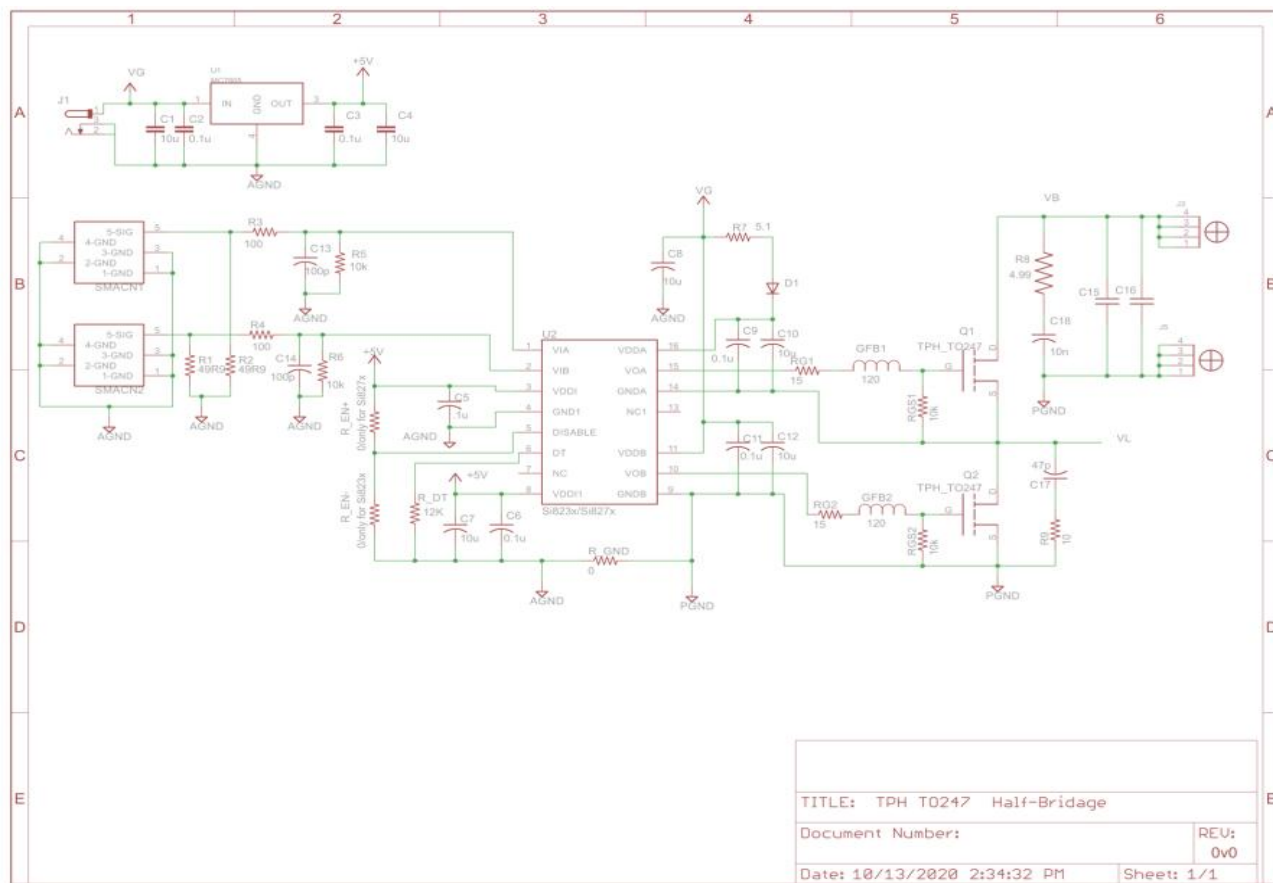
Mechanical

3 Lead TO-247 Package





半桥参考原理图和 PCB 布局



半桥布局示例（顶层）

半桥布局示例（底层）

